

PHƯƠNG PHÁP XỬ LÝ BỀ MẶT ĐẾ SILIC Ở NHIỆT ĐỘ THẤP ỨNG DỤNG TRONG KỸ THUẬT TĂNG TRƯỞNG EPITAXY CHÙM PHÂN TỬ

Lương Thị Kim Phượng*
Đại học Hồng Đức

TÓM TẮT

Quy trình làm sạch bề mặt đế Silic (Si) theo hai giai đoạn đã được khảo sát để ứng dụng cho kỹ thuật tăng trưởng epitaxy chùm phân tử (MBE- Molecular Beam Epitaxy). Giai đoạn thứ nhất, mẫu được làm sạch theo phương pháp hoá học để loại bỏ sự nhiễm bẩn của các hợp chất hữu cơ đồng thời tẩy sạch lớp oxit SiO_2 tự nhiên với chất lượng bề mặt thấp và sau đó tạo mới một lớp mỏng SiO_2 để bảo vệ bề mặt trước khi đưa vào buồng tăng trưởng MBE. Giai đoạn thứ hai, đế được làm sạch lớp SiO_2 mới hình thành nhờ bốc bay nhiệt ở môi trường chân không cao. Chất lượng bề mặt đế được khảo sát nhờ phổ nhiễu xạ điện tử phản xạ năng lượng cao RHEED (Reflection High Energy Electron Diffraction) và phổ phát xạ điện tử AES (Auger Electron Spectroscopy). Sau khi đế Si đã được làm sạch hoàn toàn, một lớp màng Ge được tăng trưởng trực tiếp trên đế. Kết quả từ quan sát RHEED cho thấy màng Ge có chất lượng tinh thể tốt với bề mặt mịn và đồng đều. Kiểu tăng trưởng của lớp Ge ứng với tăng trưởng theo từng lớp (tăng trưởng 2D).

Từ khóa: làm sạch đế silic, kỹ thuật MBE, bốc bay nhiệt, nhiễm bẩn carbon, oxit SiO_2

MỞ ĐẦU

Tăng trưởng epitaxy chùm phân tử trên đế Si được đề cập rộng rãi trong quá trình nghiên cứu cũng như trong quá trình chế tạo các linh kiện vi điện tử tích hợp với công nghệ CMOS hiện nay. Các nghiên cứu gần đây về ứng suất căng của màng Ge/Si pha tạp điện tử cũng như chất lượng từ Ge/Si pha tạp Mn ứng dụng trong lĩnh vực quang điện tử tích hợp đã thu hút được nhiều sự quan tâm của các nhà khoa học trên thế giới [1-12]. Để tạo ra lớp màng có chất lượng tinh thể tốt trên đế Si đòi hỏi bề mặt Si phải được tẩy sạch hoàn toàn lớp SiO_2 và các tạp chất khác trước khi lắng đọng lớp màng phía trên trong buồng MBE. Yêu cầu trên càng khắt khe hơn trong trường hợp tăng trưởng của Ge/Si vì sự sai khác hằng số mạng giữa Si và Ge là khá lớn 4,2% [13] nên chỉ cần một yếu tố nhiễm bẩn trên bề mặt cũng làm thay đổi đáng kể đến kiểu tăng trưởng của màng Ge cũng như chất lượng tinh thể.

Nhiễm bẩn carbon được xem như một loại nhiễm bẩn phổ biến và bền chặt trên bề mặt Si. Nó có thể bắt nguồn từ sự hấp thụ các chất hữu cơ trong quá trình vận chuyển mẫu vào

buồng tăng trưởng hoặc các hợp chất hữu cơ chưa được làm sạch triệt để trong bước làm sạch bằng phương pháp hoá học. Nhiệt độ để hình thành sự xâm nhập của carbon trên bề mặt đế Si khoảng 800-850°C dưới dạng các đám SiC. Hợp chất này rất bền và đòi hỏi một nhiệt độ rất cao từ 1100-1200°C để loại bỏ chúng khỏi bề mặt đế. Nghĩa là, để tạo ra một đế Si sạch và loại bỏ các sai hỏng vốn có, người ta có thể nung đế Si ở nhiệt độ cao khoảng 1200°C trong môi trường chân không cao [14]. Tuy nhiên kỹ thuật này dẫn tới sự khuếch tán không mong muốn của tạp và thay đổi nồng độ tạp chất được thiết lập ban đầu trong đế Si. Hơn nữa, sai hỏng tinh thể có xu hướng tăng lên khi đế được xử lý nhiệt ở nhiệt độ cao. Vì vậy, cần phải tìm ra một phương pháp làm sạch đế Si ở nhiệt độ dưới 900°C. Một số phương pháp làm sạch đế Si ở nhiệt độ thấp đã được đưa ra như dùng Gallium (Ga) để tẩy lớp oxit nhưng lại khó tránh khỏi hiện tượng các nguyên tử Ga khuếch tán vào đế Si. Hơn nữa sự nhiễm bẩn của carbon trên bề mặt Si cũng chưa được khống chế hoàn toàn.

Để khắc phục những hạn chế của phương pháp trên, trong nghiên cứu này chúng tôi đề

*Tel: 0904 621503, Email: luongthikimphuong@hdu.edu.vn

xuất một phương pháp làm sạch bề mặt mới, đã được đề cập trong một số công bố của nhóm tác giả [15], [6]. Trong nghiên cứu này, chi tiết của phương pháp làm sạch để Si sẽ được trình bày cụ thể. Bên cạnh đó, chất lượng bề mặt Si cũng được đi sâu phân tích và khảo sát sự tăng trưởng của màng Ge trên đế Si trong một số trường hợp cụ thể.

THỰC NGHIỆM

Đế tăng trưởng là đế silic phẳng, pha tạp loại n và có định hướng (100). Việc làm sạch bề mặt để được tiến hành qua hai bước, bước thứ nhất là xử lý bằng phương pháp hoá học với chu trình (khoảng 03 chu trình) oxy hoá bề mặt trong axit HNO_3 đặc nóng và tẩy lớp oxit trong dung dịch axit HF để ăn mòn các chất nhiễm bẩn còn dư trên bề mặt.

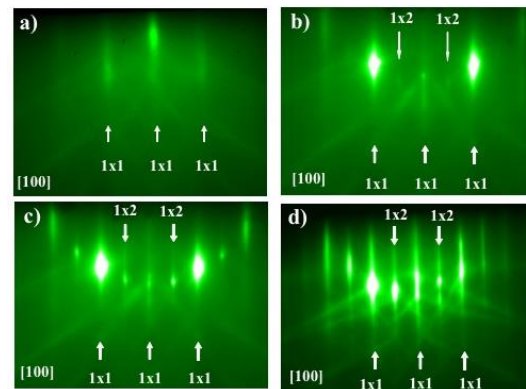
Bảng 1. Quy trình làm sạch để Si giai đoạn thứ nhất theo phương pháp hoá học

Giải pháp	Thời gian	Mục đích
Ngâm mẫu trong bể rung siêu âm với nước cất	5 phút/lần	Làm sạch bụi bẩn và các chất ion kim loại bám vào trong quá trình cất giữ, vận chuyển mẫu
Ngâm mẫu trong bể rung siêu âm lần lượt với dung dịch $\text{C}_2\text{H}_5\text{OH}$ và aceton	10 phút/lần	Làm sạch các chất Hydro carbon bám vào bề mặt mẫu
Ngâm mẫu vào dung dịch HF (nồng độ 2-5%)	10 giây/lần	Làm sạch lớp SiO_2 ban đầu bám trên bề mặt mẫu.
Ngâm mẫu với axit HNO_3 đặc nóng (80°C)	10-15 phút/lần	Tạo một lớp SiO_2 mới
Ngâm mẫu với dung dịch $\text{HCl}:\text{H}_2\text{O}_2:\text{H}_2\text{O}$ (tỉ lệ 3:1:1)	10 phút	Tạo một lớp SiO_2 mới cực mỏng lên bề mặt mẫu nhằm bảo vệ mẫu trước những tạp chất trước khi đưa vào buồng MBE

Sau khi loại bỏ lớp oxit thô ráp trên bề mặt đế, một lớp oxit mỏng mịn được hình thành khi ngâm mẫu trong dung dịch $\text{HCl}:\text{H}_2\text{O}_2:\text{H}_2\text{O}$ để bảo vệ bề mặt khỏi sự

nh nhiễm các hợp chất hydro carbon trong quá trình vận chuyển mẫu vào buồng MBE. Quy trình chi tiết được cụ thể hoá trong bảng 1. Bước làm sạch thứ hai là làm sạch bằng nhiệt trong chân không siêu cao để bốc hơi lớp SiO_2 mỏng đã được hình thành trước đó ở nhiệt độ khoảng 650°C trước khi nung nhiệt nhanh ở 850°C trong vòng 30 giây. Việc xử lý nhiệt nhanh (Rapid Thermal Annealing-RTA) được thực hiện khoảng 4-5 lần cho đến khi lớp SiO_2 được tẩy sạch hoàn toàn. Nhiệt độ để được xác định nhờ một công tắc cặp nhiệt được gắn ở mặt sau của đế với độ chính xác khoảng $\pm 20^\circ\text{C}$.

Tăng trưởng của lớp Ge được thực hiện nhờ hệ thống MBE chuẩn với áp suất cơ sở thấp hơn $2\cdot 10^{-10}$ torr. Buồng tăng trưởng được trang bị thiết bị nhiễu xạ điện tử phản xạ năng lượng cao (RHEED) cho phép quan sát kiểu tăng trưởng của màng Ge ngay trong quá trình thí nghiệm. Ge được bay hơi từ nguồn Knudsen với hai vùng được đốt nóng, tốc độ bốc bay hơi nằm trong khoảng từ 2-5nm/phút. Phổ phát xạ điện tử AES được dùng để kiểm tra sự có mặt của các nguyên tử carbon và oxy trên đế Si trong quá trình xử lý bề mặt mẫu.



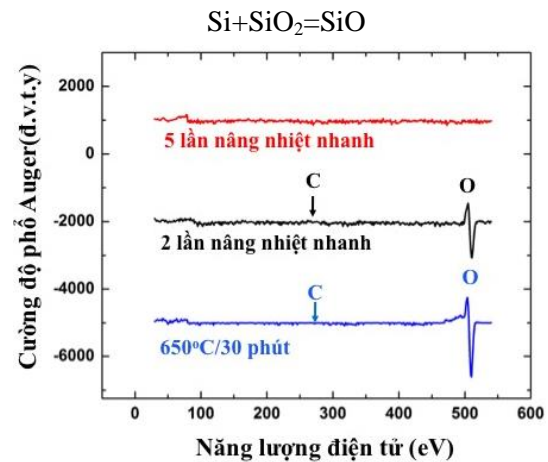
Hình 1. Sự biến đổi của ảnh nhiễu xạ RHEED dọc theo hướng [100] của đế Si trong quá trình làm sạch theo phương pháp xử lý nhiệt trong buồng tăng trưởng MBE: a) để Si ngay làm sạch giai đoạn thứ nhất theo phương pháp hoá học; b) sau 1 lần nung nhiệt từ $650\text{-}850^\circ\text{C}/30$ giây; c) sau 2 lần nung nhiệt; d) kết thúc quá trình xử lý nhiệt, vạch (1x1) và vạch (2x1) đều xuất hiện sắc nét và đồng đều

KẾT QUẢ VÀ THẢO LUẬN

Nhờ sử dụng dung dịch hỗn hợp của $\text{HCl}:\text{H}_2\text{O}_2:\text{H}_2\text{O}$, một lớp mỏng SiO_2 với độ dày khoảng hai đơn lớp (khoảng 0,6nm) đã được hình thành trên bề mặt đế Si. Hình 1 biểu diễn hình ảnh nhiễu xạ điện tử của bề mặt đế từ lúc mẫu được đưa vào buồng tăng trưởng MBE cho đến khi kết thúc quá trình làm sạch để giai đoạn hai bằng phương pháp xử lý nhiệt. Do sự có mặt của lớp SiO_2 vô định hình với độ dày rất mỏng nên từ phổ nhiễu xạ RHEED chụp theo hướng [100] của mẫu (hình 1a), vạch (1x1) của lớp Si ở phía dưới vẫn có thể quan sát tương đối rõ. Tuy nhiên những vạch nhiễu xạ này vẫn có độ rung và không sắc nét, điều đó chứng tỏ bề mặt đế gồ ghề và không trật tự. Khi bắt đầu tăng dần nhiệt độ để từ nhiệt độ phòng lên đến 650°C (tăng lên $200^\circ\text{C}/30$ phút- $400^\circ\text{C}/30$ phút- $650^\circ\text{C}/30$ phút) vạch (1x1) ngày càng rõ nét, tuy nhiên vẫn chưa xuất hiện vạch (2x1) đặc trưng cho sự tái cấu trúc bề mặt của các nguyên tử Si ở lớp trên cùng. Chú ý rằng khi tăng nhiệt phải giữ cho chân không trong buồng MBE không vượt quá 5×10^{-8} để tránh sự nhiễm bẩn lên bề mặt đế Si. Khi nâng nhiệt nhanh (flash) từ 650 lên 850°C trong vòng 30 giây rồi hạ về nhiệt độ ban đầu thì bắt đầu xuất hiện vạch nhiễu xạ (2x1) nghĩa là lớp SiO_2 đang được bốc bay dần khỏi bề mặt đế (hình 1b). Tiếp tục tăng nhiệt nhanh thì vạch (2x1) càng xuất hiện rõ và sắc nét hơn (hình 1c). Đến khi kết thúc quá trình xử lý nhiệt, lớp SiO_2 được tẩy sạch hoàn toàn khỏi bề mặt đế Si thì các vạch (1x1) và vạch (2x1) xuất hiện rất rõ nét, đều đặn chứng tỏ bề mặt đế phẳng mịn và đồng nhất. Bên cạnh đó, từ phổ nhiễu xạ RHEED chúng ta cũng không quan sát thấy các chấm nhiễu của SiC trên bề mặt đế.

Để khẳng định thêm về sự thay đổi của chất lượng bề mặt đế trong quá trình xử lý nhiệt, chúng tôi tiến hành phân tích phổ phát xạ điện tử AES của mẫu (hình 2). Từ hình 2 ta thấy rằng ở giai đoạn đầu của quá trình xử lý nhiệt,

khí nung mẫu ở $650^\circ\text{C}/30$ phút thì vẫn tồn tại đỉnh phổ của oxy (ở vị trí khoảng 500 eV) nhưng không tìm thấy đỉnh phổ của carbon (ở vị trí 272 eV). Điều này chứng tỏ lớp oxit trên bề mặt đế vẫn còn nhiều và sự nhiễm bẩn của carbon trên bề mặt màng đã được loại bỏ ngay khi làm sạch mẫu ở bước đầu tiên theo phương pháp hoá học. Sau 02 lần nâng nhiệt nhanh từ $650-850^\circ\text{C}/30$ giây thì đỉnh phổ của nguyên tử oxy có cường độ giảm dần và vẫn không thấy sự tồn tại đỉnh phổ của nguyên tử carbon. Nghĩa là lớp oxit rất mỏng đã được bốc bay dần khỏi bề mặt nhờ phản ứng với lớp Si bên dưới và bốc hơi dưới dạng SiO theo phản ứng sau [17-19]:

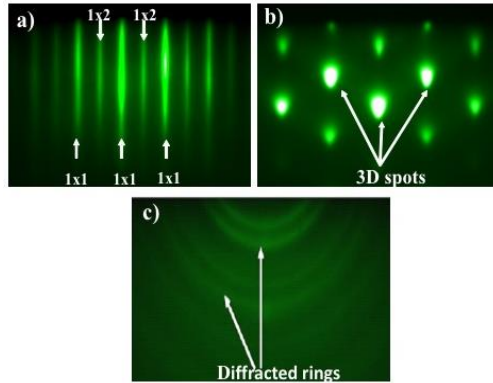


Hình 2. Sự thay đổi của phổ tán xạ Auger trên bề mặt đế Si trong quá trình xử lý nhiệt: Khi nhiệt độ để ở $650^\circ\text{C}/30$ phút (đường màu xanh); sau 2 lần nâng nhiệt từ $650-850^\circ\text{C}/30$ giây (đường màu đen); sau 5 lần nâng nhiệt (đường màu đỏ)

Tuy nhiên để tẩy sạch hoàn toàn lớp oxit SiO_2 thì cần tiến hành xử lý nhiệt nhanh theo chu kỳ từ $650-850^\circ\text{C}/30$ giây khoảng 4-5 lần. Kết quả từ phép đo phổ AES cho thấy đỉnh phổ của oxy đã được loại bỏ và đế Si đã đủ sạch cho quá trình tăng trưởng epitaxy trong buồng MBE.

Thông thường kiểu tăng trưởng của một vật liệu A trên đế B được quyết định bởi sự tương quan giữa năng lượng tự do bề mặt của đế và của lớp vật liệu lắng đọng phía trên. Nhờ có phổ nhiễu xạ năng lượng cao RHEED, chúng ta có thể khảo sát hình thái bề mặt cũng như kiểu tăng trưởng của màng. Hình 3 là ảnh RHEED của màng Ge tăng

trường trên đế Si ứng với các điều kiện xử lý nhiệt khác nhau để làm sạch đế Si. Các mẫu được chế tạo ở cùng điều kiện nhiệt độ để là 270°C, với nhiệt độ này thì kiểu tăng trưởng của màng Ge trên đế Si là tăng trưởng hai chiều (theo từng lớp) [20].



Hình 3. Sự thay đổi của Ảnh nhiễu xạ RHEED dọc theo hướng [110] của màng Ge tăng trưởng trên đế Si khi đế Si được xử lý nhiệt ở các điều kiện khác nhau. Các lớp Ge đều được tăng trưởng ở cùng nhiệt độ để là 270°C, độ dày màng là 200nm.

- a) Ge tăng trưởng trên đế Si đã được làm sạch theo đúng quy trình
 b) Ge tăng trưởng trên đế Si (để được làm sạch chỉ sau 2 lần nâng nhiệt từ 650-850°C/30giây)

Kết thúc quá trình lắng đọng của Ge trên đế Si (để được làm sạch chỉ sau 2 lần nâng nhiệt từ 650-850°C/30giây)

Tuy nhiên kết quả trên chỉ có được khi đế Si được làm sạch hoàn toàn. Điều này có thể quan sát rõ ở hình 3a khi màng Ge tăng trưởng trên đế Si được xử lý nhiệt theo đúng quy trình và xử lý nhiệt nhanh 4-5 lần theo chu trình từ 650-850°C/30 giây. Kết quả từ ảnh nhiễu xạ RHEED cho thấy màng Ge được hình thành có chất lượng tinh thể tốt bề mặt mịn thể hiện bởi các vạch (1x1) và vạch (2x1) sắc nét. Tuy nhiên, nếu lớp SiO₂ chưa được tẩy sạch hoàn toàn thì ngay từ quá trình lắng đọng ban đầu, bề mặt màng rất gồ ghề với sự hình thành các đảo 3D. Do đó ảnh nhiễu xạ RHEED chỉ gồm các chấm lớn (hình 3b). Nếu tiếp tục lắng đọng Ge thì kết quả là lớp Ge tiếp theo chuyển sang trạng thái vô định hình với các quãng đặc trưng trong ảnh nhiễu xạ RHEED (hình 3c).

KẾT LUẬN

Sự nhiễm bẩn của các chất hữu cơ và các tạp chất khác cũng như lớp oxit tự nhiên SiO₂ trên đế Si đã được loại bỏ nhờ phương pháp làm sạch hai bước bao gồm bước làm sạch theo phương pháp hoá học và bước xử lý nhiệt trong buồng MBE với môi trường chân không cao. Sau khi xử lý nhiệt nhanh khoảng 4-5 lần từ 650-850°C/30 giây trong buồng tăng trưởng MBE, đế Si được làm sạch và quan sát rõ thấy sự tái cấu trúc bề mặt trong phổ nhiễu xạ RHEED. Phổ tán xạ điện tử AES cũng cho thấy không có sự có mặt của nguyên tử carbon trên bề mặt đế ngay khi xử lý mẫu bằng phương pháp hoá học. Các đỉnh phổ của nguyên tử oxy cũng được loại bỏ dần khi tăng số lần xử lý nhiệt nhanh. Nguyên tử oxy trên bề mặt đế được tẩy sạch hoàn toàn sau 4-5 lần nâng nhiệt. Lớp màng Ge đơn tinh thể chất lượng cao đã được tăng trưởng trên đế Si ở nhiệt độ 270°C theo mô hình tăng trưởng hai chiều.

LỜI CẢM ƠN

Xin chân thành cảm ơn GS. TS Lê Thành Vinh của Trường Đại học Aix-Marseille, Cộng hoà Pháp vì sự giúp đỡ trong quá trình thực hiện nghiên cứu này.

TÀI LIỆU THAM KHẢO

1. J. Liu, X. Sun, D. Pan, X. Wang, L.C. Kimerling, T.L. Koch, J. Michel (2007), "Tensile-strained, n-type Ge as a gain medium for monolithic laser integration on Si", *Opt. Express* 15, pp. 11272.
2. J. Liu, X. Sun, R. Camacho-Aguilera, L. C. Kimerling, J. Michel (2010), "Ge-on-Si laser operating at room temperature", *Opt. Lett.*, 35, pp. 679.
3. J. Liu, R. Camacho-Aguilera, J.T. Bessette, X. Sun, X. Wang, Y. Cai, L.C. Kimerling, J. Michel (2012), "Ge-on-Si optoelectronics", *Thin Solid Films* 520, 3354.
4. Y. Ishikawa, K. Wada (2010), "Germanium for silicon photonics", *Thin Solid Films* 518, S83.
5. E. Kasper, M. Oehme, J. Werner, T. Aguirov, M. Kittler (2012), "Direct band gap luminescence from Ge on Si pin diodes", *Front. Optoelectron*, 5, pp. 256.

6. J.Werner, M. Oehme, M. Schmid, M. Kaschel, A. Schirmer, E. Kasper, J. Schulze (2011), "Germanium-tin p-i-n photodetectors integrated on silicon grown by molecular beam epitaxy", *Appl. Phys. Lett.* 98, 061108.
7. M. Oehme, M. Gollhofer, D. Widmann, M. Schmid, M. Kaschel, E. Kasper, J. Schulze (2013), "Direct bandgap narrowing in Ge LED's on Si substrates", *Opt. Express* 21, 2206.
8. Y. Bai, K.E. Lee, C. Cheng, M.L. Lee, E.A. Fitzgerald (2008), "Growth of highly tensile-strained Ge on relaxed $\text{In}_x\text{Ga}_{1-x}\text{As}/\text{In}_x\text{Ga}_{1-x}\text{As}$ by metal-organic chemical vapor deposition", *J. Appl. Phys.* 104, 084518.
9. M. El Kurdi, H. Bertin, E. Martincic, M. de Kersauson, G. Fishman, S. Sauvage, A. Bosseboeuf, P. Boucaud (2010), "Control of direct band gap emission of bulk germanium by mechanical tensile strain", *Appl. Phys. Lett.* 96, 041909.
10. R. Jakomin, M. de Kersauson, M. El Kurdi, L. Largeau, O. Mauguin, G. Beaudoin, S. Sauvage, R. Ossikovski, G. Ndong, M. Chaigneau, I. Sagnes, P. Boucaud (2011), "High quality tensile-strained n-doped germanium thin films grown on InGaAs buffer layers by metal-organic chemical vapor deposition", *Appl. Phys. Lett.* 98, 091901.
11. A. Ghrib, M. de Kersauson, M. El Kurdi, R. Jakomin, G. Beaudoin, S. Sauvage, G. Fishman, G. Ndong, M. Chaigneau, R. Ossikovski, I. Sagnes, P. Boucaud (2012), "Control of tensile strain in germanium waveguides through silicon nitride layers", *Appl. Phys. Lett.* 100, 201104.
12. Lương Thị Kim Phượng and Nguyễn Mạnh An (2014), "epitaxial growth of high curie-temperature $\text{Ge}_{1-x}\text{Mn}_x$ quantum dots on $\text{Si}(001)$ by self-assembly", *Communications in Physics*, 24, 69-77
13. Hsin-Chiao Luan, Desmond R. Lim, Kevin K. Lee, Kevin M. Chen, Jessica G. Sandland et al (1999). "High-quality Ge epilayers on Si with low threading-dislocation densities", *Appl. Phys. Lett.* 75, 2909
14. Akitoshi Ishikawa and Yasuhiro Shiraki (1986), "low temperature surface cleaning of silicon and its application to silicon MBE", *J. Electrochem. Soc.* 133, 666-671
15. Lương Thị Kim Phượng (2018), "A New Approach for Heavy N-Doping Process in Ge Epilayers Using Specific Solid Source", *Optics and Photonics Journal*, 8, 11-19
16. Lương Thị Kim Phượng (2018), "The effect of carbon element on optical properties of n-doped Ge on silicon substrate", *Modern Physics Letters B*, Vol. 32, 1850224
17. J. J. Lander and J. Morrison (1962), "Low Voltage Electron Diffraction Study of the Oxidation and Reduction of Silicon", *J. Appl. Phys.* 33, 2089.
18. M. Liehr, J. E. Lewis, and G. W. Rubloff (1987), "Kinetics of high-temperature thermal decomposition of SiO_2 on $\text{Si}(100)$ ", *J. Vac. Sci. Technol. A* 5, 1559
19. A. Ishizaka and Y. Shiraki (1986), "Low temperature surface cleaning and its application to silicon MBE", *J. Electrochem. Soc.* 133, 666
20. Lương Thị Kim Phượng (2018), "Khống chế sự hình thành tầng trưởng dạng đảo của germani trên đế siclic bằng phương pháp epitaxy chùm phân tử", *Tạp chí khoa học và Công nghệ - Đại học Thái Nguyên*, 181, tr. 35.

SUMMARY

**SURFACE CLEANING METHOD OF SILICON SUBSTRATE
AT LOW TEMPERATURE APPLICATION
FOR MOLECULAR BEAM EPITAXY TECHNIQUE**

Luong Thi Kim Phuong*
Hong Duc University

Silicon (Si) surface cleaning procedure by two-steps was investigated application for molecular beam epitaxy (MBE) technique. At the first step, surface sample is cleaned by chemical method to eliminate contamination of organic compound as well remove the SiO₂ native oxide which has a low surface quality. A thin SiO₂ layer is then formed to protect the Si clean surface from contamination during processing before MBE growth. At the second step, the SiO₂ thin film is eliminated from the substrate by the thermal evaporated method at high vacuum environment. Surface substrate quality is investigated by reflection high energy electron diffraction (RHEED) and Auger electron spectroscopy (AES). After cleaning, a Ge film is grown directly on Si substrate. The observation of RHEED results shows that Ge film has a good crystal quality with smooth and uniform surface. The growth mode of Ge layers corresponds to layer by layer growth (2D growth).

Keywords: *Silicon surface cleaning; MBE technique; thermal evaporation; carbon contamination; SiO₂ oxide*

Ngày nhận bài: 21/6/2018; Ngày phản biện: 03/8/2018; Ngày duyệt đăng: 31/8/2018

* Tel: 0904 621503, Email: luongthikimphuong@hdu.edu.vn